




ESCUELA POLITÉCNICA SUPERIOR

Diligencia para hacer constar que las siguientes páginas de este documento se corresponden con la información que consta en la Secretaría de la Escuela Politécnica Superior de la Universidad de Sevilla relativa al programa oficial de la asignatura “Diseño Digital Avanzado” (2010034) del curso académico “2018-2019”, de los estudios de “Grado en Ingeniería Electrónica Industrial”.

Regina M^a Nicaise Fito

Gestora de Centro

| | | | |
|--------------------------------------|---|---------------|------------|
| Código Seguro De Verificación | kWK7A5mNS5feNKXLOoE20w== | Fecha | 15/02/2019 |
| Firmado Por | Regina Maria Nicaise Fito | | |
| Url De Verificación | https://pfirma.us.es/verifirma/code/kWK7A5mNS5feNKXLOoE20w== | Página | 1/4 |





curso 2016-2017 curso 2017-18

curso 2018-19

**PROGRAMA DE LA ASIGNATURA
"Diseño Digital Avanzado"**

Grado en Ingeniería Electrónica Industrial

Departamento de Tecnología Electrónica

Escuela Politécnica Superior

DATOS BÁSICOS DE LA ASIGNATURA

| | |
|---------------------------------|---|
| Titulación: | Grado en Ingeniería Electrónica Industrial |
| Año del plan de estudio: | 2010 |
| Centro: | Escuela Politécnica Superior |
| Asignatura: | Diseño Digital Avanzado |
| Código: | 2010034 |
| Tipo: | Optativa |
| Curso: | 4º |
| Período de impartición: | Cuatrimestral |
| Ciclo: | 0 |
| Área: | Tecnología Electrónica (Área responsable) |
| Horas : | 150 |
| Créditos totales : | 6.0 |
| Departamento: | Tecnología Electrónica (Departamento responsable) |
| Dirección física: | AVDA. REINA MERCEDES, S/N 41012 SEVILLA |
| Dirección electrónica: | http://www.dte.us.es/ |

OBJETIVOS Y COMPETENCIAS

Objetivos docentes específicos

El objetivo de esta asignatura es el desarrollo en el alumno de la capacidad de especificar, diseñar y desarrollar sistemas electrónicos digitales de mediana complejidad, utilizando lenguajes de descripción de hardware (HDLs). Para la implementación de estos sistemas se utilizarán dispositivos programables FPGA. El conocimiento de la estructura interna de estos dispositivos y el manejo de las herramientas utilizadas para su configuración son también objetivos de esta asignatura.

Conceptos como, la especificación y diseño de sistemas digitales, la descripción en HDL, simulación, test y puesta a punto de sistemas de mediana complejidad en tecnologías VLSI y programables son los que van a ver en la asignatura.

Para alcanzar los objetivos anteriores la asignatura se estructura en Teoría y Laboratorio.

- La teoría incluye el estudio de los conceptos fundamentales de los lenguajes de descripción de hardware, en concreto del lenguaje VHDL.

Tipos de datos, sentencias, formas de especificar circuitos combinatoriales y secuenciales, limitaciones del lenguaje para la síntesis y creación de entidades de test son los aspectos más importantes que se cubren.

También se cubren en teoría aspectos relacionados con la tecnología de implementación. En concreto con la estructura interna de las familias y dispositivos FPGA de Xilinx. A fin de conseguir buenas implementaciones, la forma con la que estos dispositivos consiguen la funcionalidad digital y los recursos específicos también son estudiados.

- El laboratorio permite afianzar los conocimientos adquiridos en la teoría mediante su puesta en práctica en un sistema real. Para ello se utilizarán placas de desarrollo de Xilinx y el software ISE Webpack. Los objetivos en el laboratorio son dos: por una

| | | | |
|--------------------------------------|---|---------------|------------|
| Código Seguro De Verificación | kWK7A5mNS5feNKXLOoE20w== | Fecha | 15/02/2019 |
| Firmado Por | Regina María Nicaise Fito | Página | 2/4 |
| Url De Verificación | https://pfirma.us.es/verifirma/code/kWK7A5mNS5feNKXLOoE20w== | | |



parte generar y simular descripciones VHDL de un sistema de mediana complejidad y por otra parte implementarlo de forma eficiente, haciendo uso de los recursos específicos de que dispone el dispositivo e imponiendo restricciones a las herramientas de síntesis y place & route.

La asignatura se enfoca desde un punto de vista práctico, realizando diseños en los que se apliquen los conocimientos presentados en teoría. A medida que el curso vaya avanzando los diseños irán aumentando de complejidad, para finalizar con la realización de un diseño de cierta complejidad en que se aplicarán todos los conocimientos adquiridos.

Conocimientos previos: Esta asignatura requiere conocimientos que se han impartido en la asignatura "Electrónica Digital", de segundo curso y en menor medida de la asignatura "Sistemas basados en microprocesador" de tercer curso.

Competencias:

Competencias transversales/genéricas

- G01 Capacidad para la resolución de problemas.
- G04 Capacidad de aplicar los conocimientos en la práctica.
- G09 Creatividad y espíritu inventivo en la resolución de problemas científico-técnicos.

Competencias específicas

- E70 Capacidad para abordar diseños digitales complejos.
- E71 Manejo de lenguajes de descripción de hardware.
- E72 Utilización de dispositivos programables (FPGA) para la implementación de diseños.

CONTENIDOS DE LA ASIGNATURA

La asignatura tiene dos bloques de contenidos básicos:

1. Descripción y diseño de circuitos digitales con VHDL.
2. Implementación de circuitos en dispositivos programables.

Estos contenidos serán aplicados en diseños prácticos que en la medida de lo posible estarán relacionados con entornos industriales.

Los contenidos a desarrollar en cada uno de los bloques son:

- Descripción y diseño de sistemas digitales con VHDL:

Introducción al diseño a nivel RT y lenguajes de descripción de hardware. Elementos básicos del lenguaje VHDL (entidades, arquitecturas, señales, variables, tipos, operadores...). Instrucciones concurrentes. Instrucciones secuenciales. VHDL para síntesis. Diseño de test_benches.

Conocimiento de aspectos de diseño a nivel RT: particionado, temporización, síntesis automática y test.

- Implementación de circuitos en dispositivos programables:

Descripción del entorno Xilinx ISE. Síntesis lógica, proceso y opciones. Place & route, proceso y opciones. Implementación y programación de dispositivos _FPGA.

Conocimiento de manejo de familias de dispositivos FPGA, su configuración y sus características especiales

ACTIVIDADES FORMATIVAS

Relación de actividades formativas del cuatrimestre

Clases teóricas

Horas presenciales: 27.0

Horas no presenciales: 14.0

Metodología de enseñanza-aprendizaje:

En estas clases se impartirán los conocimientos teóricos necesarios en la asignatura. La metodología seguirá el esquema de lección magistral aunque con participación de los alumnos.

Competencias que desarrolla:

E70, E71, E72

| | | | |
|-------------------------------|---|--------|------------|
| Código Seguro De Verificación | kWK7A5mNS5feNKXLOoE20w== | Fecha | 15/02/2019 |
| Firmado Por | Regina Maria Nicaise Fito | Página | 3/4 |
| Url De Verificación | https://pfirma.us.es/verifirma/code/kWK7A5mNS5feNKXLOoE20w== | | |



Prácticas de Laboratorio

Horas presenciales: 27.0

Horas no presenciales: 27.0

Metodología de enseñanza-aprendizaje:

Estas clases consistirán en la realización guiada de pequeños diseños en los que se apliquen los conocimientos recibidos en teoría. Se realizarán utilizando herramientas de CAD y placas de desarrollo de dispositivos FPGA.

Competencias que desarrolla:

Todas las de la asignatura.

Explicación y trabajo en diseños a realizar

Horas presenciales: 6.0

Horas no presenciales: 49.0

Metodología de enseñanza-aprendizaje:

En estas horas se detallarán los diseños a realizar por los alumnos y se dedicará un tiempo a la discusión de las dudas. Se iniciará el proceso de diseño que continuará el alumno de forma autónoma.

Competencias que desarrolla:

Todas las de la asignatura.

SISTEMAS Y CRITERIOS DE EVALUACIÓN Y CALIFICACIÓN

Sistema de evaluación continua

Se seguirá un mecanismo de evaluación continua, que se basará en los siguientes aspectos:

- Asistencia a las clases.
- Realización de las prácticas.
- Entrega de un trabajo.
- Nota de un examen final.

| | | | |
|-------------------------------|---|--------|------------|
| Código Seguro De Verificación | kWK7A5mNS5feNKXLOoE20w== | Fecha | 15/02/2019 |
| Firmado Por | Regina Maria Nicaise Fito | | |
| Url De Verificación | https://pfirma.us.es/verifirma/code/kWK7A5mNS5feNKXLOoE20w== | Página | 4/4 |

